

日 本 国 特 許 庁

PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 1月 5日

出 願 番 号

Application Number:

特願2000-000424

出 願 人

Applicant (s):

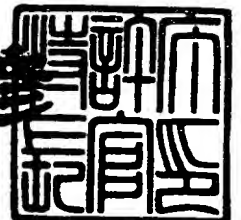
インターナショナル・ビジネス・マシーンス・コーポレーション

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 6月29日

特 許 庁 長 官  
Commissioner,  
Patent Office

近 藤 隆 彦



出証番号 出証特2000-3052661

【書類名】 特許願

【整理番号】 JA999215

【提出日】 平成12年 1月 5日

【あて先】 特許庁長官殿

【国際特許分類】 H02M 3/155

【発明者】

    【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ピー・エム株式会社 大和事業所内

    【氏名】 織田大原 重文

【特許出願人】

    【識別番号】 390009531

    【氏名又は名称】 インターナショナル・ビジネス・マシーンズ・コーポレーション

【代理人】

    【識別番号】 100086243

    【弁理士】

    【氏名又は名称】 坂口 博

【代理人】

    【識別番号】 100091568

    【弁理士】

    【氏名又は名称】 市位 嘉宏

【復代理人】

    【識別番号】 100079049

    【弁理士】

    【氏名又は名称】 中島 淳

    【電話番号】 03-3357-5171

【選任した復代理人】

    【識別番号】 100084995

    【弁理士】

【氏名又は名称】 加藤 和詳

【電話番号】 03-3357-5171

【選任した復代理人】

【識別番号】 100085279

【弁理士】

【氏名又は名称】 西元 勝一

【電話番号】 03-3357-5171

【選任した復代理人】

【識別番号】 100099025

【弁理士】

【氏名又は名称】 福田 浩志

【電話番号】 03-3357-5171

【手数料の表示】

【予納台帳番号】 006839

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9304391

【包括委任状番号】 9304392

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 電源装置及びコンピュータ

【特許請求の範囲】

【請求項 1】 入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路と、

電力の消費状態を制御するための制御信号を入力する入力手段と、

前記制御信号の状態に基づいて前記複数の電源回路のうちの 1 つの電源回路に切り換える切換手段と、

を有する電源装置。

【請求項 2】 前記切換手段は、前記複数の電源回路の各々に対応し、かつ前記制御信号の状態に基づいて対応する電源回路を作動させる作動手段を含む請求項 1 記載の電源装置。

【請求項 3】 前記複数の電源回路は、軽負荷用電源回路及び重負荷用電源回路を含むと共に、

前記切換手段は、消費電力を抑制するときの前記制御信号が入力された場合に前記軽負荷用電源回路に切り換え、前記抑制するときの制御信号が非入力の場合に前記重負荷用電源回路に切り換える請求項 1 又は請求項 2 記載の電源装置。

【請求項 4】 前記切換手段による切り換え時に電源出力を所定時間だけ保持するための保持手段を更に備えた請求項 1 乃至請求項 3 の何れか 1 項記載の電源装置。

【請求項 5】 入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路と、

電力消費量を検出する検出手段と、

前記電力消費量に基づいて前記複数の電源回路のうちの 1 つの電源回路に切り換える切換手段と、

を有する電源装置。

【請求項 6】 前記検出手段は、前記複数の電源回路に入力される電力量に基づいて前記電力消費量を検出する請求項 5 記載の電源装置。

【請求項 7】 前記切換手段は、前記複数の電源回路の各々に対応し、かつ

前記電力消費量に基づいて対応する電源回路を作動させる作動手段を含む請求項 5 又は請求項 6 記載の電源装置。

【請求項 8】 前記複数の電源回路は、軽負荷用電源回路及び重負荷用電源回路を含むと共に、

前記切換手段は、前記電力消費量が所定量より少ない場合に前記軽負荷用電源回路に切り換え、前記電力消費量が前記所定量以上である場合に前記重負荷用電源回路に切り換える請求項 5 乃至請求項 7 の何れか 1 項記載の電源装置。

【請求項 9】 前記切換手段による切り換え時に電源出力を所定時間だけ保持するための保持手段を更に備えた請求項 5 乃至請求項 8 の何れか 1 項記載の電源装置。

【請求項 10】 請求項 1 乃至請求項 9 の何れか 1 項記載の電源装置と、  
前記電源装置による電力により動作するコンピュータ負荷と、  
を有するコンピュータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は電源装置及びコンピュータに係り、特に、軽負荷時から重負荷時に至るまで効率のよい電源装置及び該電源装置を備えたコンピュータに関する。

【0002】

【従来の技術】

パーソナル・コンピュータ（PC）には、印加された直流電圧を当該 PC の各部（負荷）に供給する 2.5V、3.3V 等の各種レベルの直流電圧に変換する DC（直流）／DC コンバータが一般に設けられており、該 DC／DC コンバータとして適用し得る電源回路としては、スイッチング型電源回路及び直列型電源回路がある。

【0003】

図 8（A）には、IC（集積回路）チップとして市販されているスイッチング型電源回路において、入力電圧が 3.3V で出力電圧が 2.5V である場合の電力変換効率特性の実測結果例が示されている。同図に示すように、スイッチング

型電源回路では、出力電流（負荷電流）が小さなき、すなわち軽負荷時には電力変換効率が低く、出力電流が大きくなるに従って、すなわち負荷が重くなるに従って電力変換効率が高くなるという特性がある。図 8（A）に示す例では、出力電流 20 mA 以下程度の負荷のときの電力変換効率が非常に低く、20 mA を越える負荷のときには 75 % から 83 % 程度の高効率となっている。

## 【 0 0 0 4 】

一方、図 8（B）には、IC チップとして市販されている直列型電源回路において、入力電圧が 3.3 V で出力電圧が 2.5 V である場合の電力変換効率特性の実測結果例が示されている。同図に示すように、直列型電源回路では、軽負荷時でも重負荷時でも電力変換効率があまり変わらない。なお、直列型電源回路では、入力電圧が 3.3 V で、出力電圧が 2.5 V である場合の理想的な電力変換効率は約 76 % ( $= 2.5 / 3.3 \times 100$ ) であるが、実際には回路ロス等の影響によって、図 8（B）に示す例では 65 % から 72 % までの間程度となっている。

## 【 0 0 0 5 】

このように、スイッチング型電源回路では軽負荷時の電力変換効率が悪い、という問題があり、直列型電源回路ではスイッチング型電源回路に比較して重負荷時の電力変換効率が悪い、という問題があった。

## 【 0 0 0 6 】

特に、ノートブック型 PC、サブノートブック型 PC、パームトップ型 PC、PDA (personal data assistants; 個人向け携帯型情報通信機器) 等の携帯型 PC では、消費電力の低減のためにサスペンド状態（軽負荷の状態）となったり、通常のコンピューティング時には重負荷となったりするので、軽負荷から重負荷に至るまでの広範囲に亘って電力変換効率のよい電源装置が要望されている。

## 【 0 0 0 7 】

このような問題を解消し得る技術として、特開平 11-8933 号公報及び特開平 8-149804 号公報の各公報に記載の技術があった。

## 【 0 0 0 8 】

特開平 11-8933 号公報記載の技術は、軽負荷対応の第 1 の安定化電源回

路（直列型電源回路）と、第 2 の安定化電源回路（スイッチング型電源回路）とを備え、負荷電流の大きさに応じて上記第 2 の安定化電源回路を動作状態又は非動作状態とするものであり、これによって負荷の変動に適応することができるものである。

## 【 0 0 0 9 】

一方、特開平 8 - 1 4 9 8 0 4 号公報記載の技術は、スイッチング型電源回路において、小電流用の第 1 のスイッチング素子及び大電流用の第 2 のスイッチング素子を備え、負荷電流値に応じて第 1 及び第 2 のスイッチング素子を切り替えて動作させるものであり、これによってスイッチング素子を駆動する電力を低減することができ、負荷電流の変動に対する電力変換効率を向上させることができるものである。

## 【 0 0 1 0 】

## 【発明が解決しようとする課題】

しかしながら、上記特開平 1 1 - 8 9 3 3 号公報に記載の技術では、重負荷時に直列型電源回路とスイッチング型電源回路とを双方とも動作させることによって出力電圧を得ているので、直列型電源回路及びスイッチング型電源回路の双方に対して出力電圧の高精度化が要求され、この結果として精度の高い部品の使用や部品点数の増加を余儀なくされてしまい、コストが増加してしまう、という問題点があった。

## 【 0 0 1 1 】

例えば、出力電圧の平均値を  $V_{TYP}$  とし、かつ負荷の電子部品（IC、LSI 等）の要求する精度が  $V_{TYP} \pm 5\%$  であるとする、出力電圧の最大値  $V_{max}$  は  $V_{TYP} + 5\%$ 、最小値  $V_{min}$  は  $V_{TYP} - 5\%$  である。このとき、直列型電源回路の出力電圧  $V_{10}$  を  $V_{TYP} + 1\%$  から  $V_{TYP} + 5\%$  までとなるように制御し、直列型電源回路及びスイッチング型電源回路によって構成される複合型電源回路の出力電圧  $V_{30}$  を  $V_{TYP} - 5\%$  から  $V_{TYP} + 1\%$  までとなるように制御すると仮定した場合、直列型電源回路は出力精度  $\pm 2\%$ 、スイッチング型電源回路は出力精度  $\pm 3\%$  が必要となる。この精度を実現するためには、 $\pm 5\%$  の出力精度を実現するための設計に比較して高精度な部品の使用や部品点数の増加が余儀なくされる。

## 【 0 0 1 2 】

また、上記特開平 1 1 - 8 9 3 3 号公報に記載の技術では、負荷電流を検出するために電源回路の出力側に抵抗を設けているので、抵抗に流れる電流によって発生する電圧降下のために、出力電圧精度が悪くなる問題点があった。

## 【 0 0 1 3 】

一方、上記特開平 8 - 1 4 9 8 0 4 号公報に記載の技術でも、負荷電流を検出するために電源回路の出力側に抵抗を設けているので、抵抗に流れる電流によって発生する電圧降下のために、出力電圧精度が悪くなる問題点があった。

## 【 0 0 1 4 】

本発明は上記問題点を解消するために成されたものであり、軽負荷時から重負荷時に至るまで高効率で、かつ高精度な電源装置を低コストに得ると共に、消費電力の少ないコンピュータを得ることが目的である。

## 【 0 0 1 5 】

## 【課題を解決するための手段】

本発明に係る第 1 の電源装置は、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路と、電力の消費状態を制御するための制御信号を入力する入力手段とを備えている。ここで、上記電力変換効率特性は、当該電源装置によって電力が供給される負荷に流れる電流（負荷電流）の大きさに対する電力変換効率の推移を示すものである。また、上記制御信号には、本第 1 の電源装置による電力によって動作するものがコンピュータ負荷である場合には、当該コンピュータがサスペンド状態（低消費電力状態）であるか否かを示すスタンバイ信号等が含まれる。

## 【 0 0 1 6 】

また、本発明に係る第 1 の電源装置では、切換手段により、入力手段によって入力された制御信号の状態に基づいて複数の電源回路のうちの 1 つの電源回路に切り換えられる。これによって、制御信号の状態に応動して電力変換効率の高い電源回路のみが作動して電源出力が得られる。

## 【 0 0 1 7 】

このように、本発明に係る第 1 の電源装置によれば、入力電圧を予め定めた所



定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路を備えると共に、該複数の電源回路のうちの、制御信号の状態に応じた電力変換効率の高い1つの電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができると共に、複数の電源回路が同時に作動することがないので、各電源回路の出力精度を電源装置全体としての出力精度と略同一とすることができ、この結果として低コストに高精度とすることができる。

## 【 0 0 1 8 】

なお、第1の電源装置の切換手段は、上記複数の電源回路の各々に対応し、かつ上記制御信号の状態に基づいて対応する電源回路を作動させる作動手段を含むものとして構成することができる。この構成によって、切換手段の構成を単純化することができる。

## 【 0 0 1 9 】

ところで、電源回路として広く用いられているものに、図8を参照して説明した直列型電源回路とスイッチング型電源回路がある。上述したように、一般に、直列型電源回路は軽負荷時から重負荷時に亘って電力変換効率の変動が少なく、スイッチング型電源回路は軽負荷時には直列型電源回路より電力変換効率が悪く、重負荷時には直列型電源回路より電力変換効率が良い、という特性がある。

## 【 0 0 2 0 】

そこで、第1の電源装置における複数の電源回路に、直列型電源回路等の軽負荷用電源回路、及びスイッチング型電源回路等の重負荷用電源回路を含め、上記切換手段によって、消費電力を抑制するときの制御信号が入力された場合に軽負荷用電源回路に切り換え、上記抑制するときの制御信号が非入力の場合に重負荷用電源回路に切り換えることが好ましい。これによって、消費電力を抑制するときの制御信号が入力された場合、すなわち負荷が比較的軽い場合には軽負荷用電源回路から電源出力が得られ、上記抑制するときの制御信号が非入力の場合、すなわち負荷が比較的重い場合には重負荷用電源回路から電源出力が得られるようにすることができ、この結果として軽負荷時から重負荷時に至るまで高効率とすることができる。

## 【 0 0 2 1 】

なお、第 1 の電源装置では、切換手段による電源回路の切り換え時に電源出力が一時的に停止してしまう場合がある。この場合の電源出力の停止を一般に瞬断と呼ぶが、該瞬断は当該電源装置による電力によって動作する装置の動作不良や故障等につながるため、好ましくない場合が多い。

## 【 0 0 2 2 】

そこで、第 1 の電源装置に切換手段による切り換え時に電源出力を所定時間だけ保持するための保持手段を更に備えることが好ましい。これによって、瞬断の発生を防止することができる。

## 【 0 0 2 3 】

一方、本発明に係る第 2 の電源装置は、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路と、電力消費量を検出する検出手段とを備えている。ここで、上記電力変換効率特性は、上記第 1 の電源装置の場合と同様に、当該電源装置によって電力が供給される負荷に流れる電流（負荷電流）の大きさに対する電力変換効率の推移を示すものである。

## 【 0 0 2 4 】

また、本発明に係る第 2 の電源装置では、切換手段により、検出手段によって検出された電力消費量に基づいて複数の電源回路のうちの 1 つの電源回路に切り換えられる。これによって、負荷電流の大きさに比例した電力消費量の大きさに応動して電力変換効率の高い電源回路のみが作動して電源出力が得られる。

## 【 0 0 2 5 】

このように、本発明に係る第 2 の電源装置によれば、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路を備えると共に、該複数の電源回路のうちの、電力消費量に応じた電力変換効率の高い 1 つの電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができると共に、複数の電源回路が同時に作動することがないので、各電源回路の出力精度を電源装置全体としての出力精度と略同一とすることができ、この結果として低コストに高精度とすることができる。

## 【 0 0 2 6 】

ところで、上述したように、特開平 1 1 - 8 9 3 3 号公報及び特開平 8 - 1 4 9 8 0 4 号公報の各公報に記載の技術では、負荷電流を検出するために電源回路の出力側に抵抗を設けているので、抵抗に流れる電流によって発生する電圧降下のために、出力電圧精度が悪くなる問題点があった。

## 【 0 0 2 7 】

そこで、本発明に係る第 2 の電源装置の検出手段は、上記複数の電源回路に入力される電力量に基づいて電力消費量を検出することが好ましい。これによって、電源装置の出力精度を向上することができる。

## 【 0 0 2 8 】

また、第 2 の電源装置の切換手段は、上記複数の電源回路の各々に対応し、かつ上記電力消費量に基づいて対応する電源回路を作動させる作動手段を含むものとして構成することができる。この構成によって、切換手段の構成を単純化することができる。

## 【 0 0 2 9 】

一方、上述したように、電源回路としては直列型電源回路とスイッチング型電源回路があり、一般に、直列型電源回路は軽負荷時から重負荷時に亘って電力変換効率の変動が少なく、スイッチング型電源回路は軽負荷時には直列型電源回路より電力変換効率が悪く、重負荷時には直列型電源回路より電力変換効率が良い、という特性がある。

## 【 0 0 3 0 】

そこで、第 2 の電源装置における複数の電源回路に、直列型電源回路等の軽負荷用電源回路、及びスイッチング型電源回路等の重負荷用電源回路を含め、上記切換手段によって、電力消費量が所定量より少ない場合に軽負荷用電源回路に切り換え、上記電力消費量が上記所定量以上である場合に重負荷用電源回路に切り換えることが好ましい。これによって、電力消費量が所定量より少ない場合、すなわち負荷が比較的軽い場合には軽負荷用電源回路から電源出力が得られ、電力消費量が上記所定量以上である場合、すなわち負荷が比較的重い場合には重負荷用電源回路から電源出力が得られるようにすることができ、この結果として軽負荷時から重負荷時に至るまで高効率とすることができる。

## 【 0 0 3 1 】

ここで、上記所定量として、軽負荷用電源回路の電力変換効率特性を示す曲線が重負荷用電源回路の電力変換効率特性を示す曲線と交差する位置に対応する電力消費量を予め設定することが好ましい。これによって、常に最良の電力変換効率を得ることができる。

## 【 0 0 3 2 】

なお、第2の電源装置では、切換手段による電源回路の切り換え時に電源出力が瞬断してしまう場合があるが、上述したように、瞬断は当該電源装置による電力によって動作する装置の動作不良や故障等につながるため、好ましくない場合が多い。

## 【 0 0 3 3 】

そこで、第2の電源装置に切換手段による切り換え時に電源出力を所定時間だけ保持するための保持手段を更に備えることが好ましい。これによって、瞬断の発生を防止することができる。

## 【 0 0 3 4 】

更に、本発明に係るコンピュータには、本発明に係る電源装置と、該電源装置による電力によって動作するコンピュータ負荷と、が備えられている。

## 【 0 0 3 5 】

従って、本発明に係るコンピュータによれば、電力変換効率特性が異なる複数の電源回路を備えると共に、該複数の電源回路のうちの、電力の消費状態、又は電力消費量に応じた電力変換効率の高い1つの電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができ、従って消費電力を少なくすることができる。

## 【 0 0 3 6 】

## 【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、本発明は、電力変換効率特性が異なる複数の電源回路を有する電源装置、及び該電源装置を備えたコンピュータに関するものであるが、説明を簡単化するために、本実施の形態では上記電源回路が2個の場合を例に説明する。

【 0 0 3 7 】

## 〔第 1 実施形態〕

図 1 には、本発明に係る電源装置を備えた典型的なパーソナル・コンピュータ (PC) から成るコンピュータシステム 10 のハードウェア構成がサブシステム毎に模式的に示されている。本発明を適用した PC の一例は、O A D G (PC Open Architecture Developer's Group) 仕様に準拠し、オペレーティングシステム (OS) として米マイクロソフト社の "Windows 98 又は NT" 又は米 IBM 社の "OS/2" を搭載したノートブック型の PC 12 (図 2 参照) である。以下、コンピュータシステム 10 の各部について説明する。

【 0 0 3 8 】

コンピュータシステム 10 全体の頭脳である CPU 14 は、OS の制御下で、各種プログラムを実行する。CPU 14 は、例えば米インテル社製の CPU チップ "Pentium"、"MMX テクノロジ Pentium"、"Pentium Pro" や、AMD 社等の他社製の CPU でも良いし、IBM 社製の "PowerPC" でも良い。CPU 14 は、頻繁にアクセスするごく限られたコードやデータを一時格納することで、メインメモリ 16 への総アクセス時間を短縮するための高速動作メモリである L2 (レベル 2) - キャッシュを含んで構成されている。L2 - キャッシュは、一般に SRAM (スタティック RAM) チップで構成され、その記憶容量は例えば 512 kB 又はそれ以上である。

【 0 0 3 9 】

CPU 14 は、自身の外部ピンに直結されたプロセッサ直結バスとしての FSB (FrontSide) バス 18、高速の I/O 装置用バスとしての PCI (Peripheral Component Interconnect) バス 20、及び低速の I/O 装置用バスとしての ISA (Industry Standard Architecture) バス 22 という 3 階層のバスを介して、後述の各ハードウェア構成要素と相互接続されている。

【 0 0 4 0 】

FSB 18 と PCI バス 20 は、一般にメモリ / PCI 制御チップと呼ばれる CPU ブリッジ (ホスト - PCI ブリッジ) 24 によって連絡されている。本実施形態の CPU ブリッジ 24 は、メインメモリ 16 へのアクセス動作を制御する

ためのメモリコントローラ機能や、FSB18とPCIバス20の間のデータ転送速度の差を吸収するためのデータバッファ等を含んだ構成となっており、例えばインテル社製の440BX等を用いることができる。

## 【0041】

メインメモリ16は、CPU14の実行プログラムの読み込み領域として、或いは実行プログラムの処理データを書き込む作業領域として利用される書き込み可能メモリである。メインメモリ16は、一般には複数個のDRAM（ダイナミックRAM）チップで構成され、例えば32MBを標準装備し256MBまで増設可能である。近年では、更に高速化の要求に応えるべく、DRAMは高速ページDRAM、EDO DRAM、シンクロナスDRAM（SDRAM）、バーストEDO DRAM、RDRAM等へと変遷している。

## 【0042】

なお、ここでいう実行プログラムには、Windows98等のOS、周辺機器類をハードウェア操作するための各種デバイスドライバ、特定業務に向けられたアプリケーションプログラムや、フラッシュROM72に格納されたBIOS（Basic Input/Output System：キーボードやフロッピーディスクドライブ等の各ハードウェアの入出力操作を制御するためのプログラム）等のファームウェアが含まれる。

## 【0043】

PCIバス20は、比較的高速なデータ伝送が可能なタイプのバス（例えばバス幅32/64ビット、最大動作周波数33/66/100MHz、最大データ転送速度132/264Mbps）であり、カードバスコントローラ30のような比較的高速で駆動するPCIデバイス類がこれに接続される。なお、PCIアーキテクチャは、米インテル社の提唱に端を発したものであり、いわゆるPnP（プラグ・アンド・プレイ）機能を実現している。

## 【0044】

ビデオサブシステム26は、ビデオに関連する機能を実現するためのサブシステムであり、CPU14からの描画命令を実際に処理し、処理した描画情報をビデオメモリ（VRAM）に一旦書き込むと共に、VRAMから描画情報を読み出

して液晶ディスプレイ（LCD）28（図2参照）に描画データとして出力するビデオコントローラを含む。また、ビデオコントローラは、付設されたデジタル－アナログ変換器（DAC）によってデジタルのビデオ信号をアナログのビデオ信号へ変換することができる。アナログのビデオ信号は、信号線を介してCRTポート（図示省略）へ出力される。

## 【0045】

また、PCIバス20にはカードバスコントローラ30、オーディオサブシステム32、ドッキングステーションインタフェース（Dock I/F）34及びミニPCIスロット36が各々接続されている。カードバスコントローラ30は、PCIバス20のバスシグナルをPCIカードバススロット38のインタフェースコネクタ（カードバス）に直結させるための専用コントローラである。カードバススロット38には、例えばPC12本体の壁面に配設され、PCMCIA（Personal Computer Memory Association）／JEIDA（Japan Electronic Industry Development Association）が策定した仕様（例えば“PC Card Standard 95”）に準拠したPCカード40が装填される。

## 【0046】

Dock I/F 34は、PC12とドッキングステーション（図示省略）を接続するためのハードウェアであり、PC12がドッキングステーションにセットされると、ドッキングステーションの内部バスがDock I/F 34に接続され、ドッキングステーションの内部バスに接続された各種のハードウェア構成要素がDock I/F 34を介してPCIバス20に接続される。また、ミニPCIスロット36には、例えばコンピュータシステム10をネットワーク（例えばLAN）に接続するためのネットワークアダプタ42が接続される。

## 【0047】

PCIバス20とISAバス22はI/Oブリッジ44によって相互に接続されている。I/Oブリッジ44は、PCIバス20とISAバス22とのブリッジ機能、DMAコントローラ機能、プログラマブル割り込みコントローラ（PIC）機能、及びプログラマブル・インターバル・タイマ（PIT）機能、IDE（Integrated Drive Electronics）インタフェース機能、USB（Universal Se

rial Bus) 機能、SMB (System Management Bus) インタフェース機能を備えていると共に、リアルタイムクロック (RTC) を内蔵しており、例えばインテル社製のPIIX4というデバイス (コアチップ) を用いることができる。

## 【0048】

なお、DMAコントローラ機能は、周辺機器 (たとえばFDD) とメインメモリ16との間のデータ転送をCPU14の介在なしに実行するための機能である。またPIC機能は、周辺機器からの割り込み要求 (IRQ) に応答して所定のプログラム (割り込みハンドラ) を実行させる機能である。また、PIT機能はタイマ信号を所定周期で発生させる機能であり、その発生周期はプログラマブルである。

## 【0049】

また、IDEインタフェース機能によって実現されるIDEインタフェースには、IDEハードディスクドライブ (HDD) 46が接続される他、IDE CD-ROMドライブ48がATAPI (AT Attachment Packet Interface) 接続される。また、IDE CD-ROMドライブ48の代わりに、DVD (Digital Video Disc又はDigital Versatile Disc) ドライブのような他のタイプのIDE装置が接続されていても良い。HDD46やCD-ROMドライブ48等の外部記憶装置は、例えばPC12本体内の「メディアベイ」又は「デバイスベイ」と呼ばれる収納場所に格納される。これら標準装備された外部記憶装置は、FDDやバッテリーパックのような他の機器類と交換可能かつ排他的に取り付けられる場合もある。

## 【0050】

また、I/Oブリッジ44にはUSBポートが設けられており、このUSBポートは、例えばPC12本体の壁面等に設けられたUSBコネクタ50と接続されている。USBは、電源投入のまま新しい周辺機器 (USBデバイス) を抜き差しする機能 (ホット・プラグング機能) や、新たに接続された周辺機器を自動認識しシステムコンフィギュレーションを再設定する機能 (プラグアンドプレイ機能) をサポートしている。1つのUSBポートに対して、最大63個のUSBデバイスをディジーチェーン接続することができる。USBデバイスの例は、キ



ーボード、マウス、ジョイスティック、スキャナ、プリンタ、モデム、ディスプレイモニタ、タブレットなど様々である。

【 0 0 5 1 】

更に、I/Oブリッジ44にはSMバスを介してEEPROM94が接続されている。EEPROM94はユーザによって登録されたパスワードやスーパーバイザーパスワード、製品シリアル番号等の情報を保持するためのメモリであり、不揮発性で記憶内容を電氣的に書き替え可能とされている。

【 0 0 5 2 】

また、I/Oブリッジ44は電源部54に接続されている。電源部54はAC/DCコンバータ62、バッテリー64を充電するための充電器、及びコンピュータシステム10で使用される5V、3.3V等の直流定電圧を生成するDC/DCコンバータ66等の回路を備えている。DC/DCコンバータ66が本発明の電源装置に相当する。

【 0 0 5 3 】

一方、I/Oブリッジ44を構成するコアチップの内部には、コンピュータシステム10の電源状態を管理するための内部レジスタと、該内部レジスタの操作を含むコンピュータシステム10の電源状態の管理を行うロジック（ステートマシーン）が設けられている。

【 0 0 5 4 】

上記ロジックは電源部54との間で各種の信号を送受し、この信号の送受により、電源部54からコンピュータシステム10への実際の給電状態を認識し、電源部54は上記ロジックからの指示に応じてコンピュータシステム10への電力供給を制御する。

【 0 0 5 5 】

ISAバス22はPCIバス20よりもデータ転送速度が低いバスであり（例えばバス幅16ビット、最大データ転送速度4Mbps）、Super I/Oコントローラ70、EEPROM等から成るフラッシュROM72、CMOS74、ゲートアレイロジック76に接続されたエンベデッドコントローラ80に加え、キーボード/マウスコントローラのような比較的低速で動作する周辺機器類

(何れも図示省略) を接続するのに用いられる。

【 0 0 5 6 】

Super I/Oコントローラ70にはI/Oポート78が接続されている。Super I/Oコントローラ70は、フロッピーディスクドライブ(FDD)の駆動、パラレル・ポートを介したパラレル・データの入出力(PIO)、シリアル・ポートを介したシリアル・データの入出力(SIO)を制御する。

【 0 0 5 7 】

フラッシュROM72は、BIOS等のプログラムを保持するためのメモリであり、不揮発性で記憶内容を電氣的に書き替え可能とされている。また、CMOS74は揮発性の半導体メモリがバックアップ電源に接続されて構成されており、不揮発性でかつ高速の記憶手段として機能する。

【 0 0 5 8 】

エンベデッドコントローラ80は、図示しないキーボードのコントロールを行うと共に、ゲートアレイロジック76と協働して電源管理機能の一部を担う。

【 0 0 5 9 】

次に、図3を参照して、DC/DCコンバータ66の構成を説明する。同図に示すように、DC/DCコンバータ66には本発明の電源回路としての直列型電源回路100及びスイッチング型電源回路102が備えられている。なお、本実施の形態に係る直列型電源回路100は負荷の重さに対する電力変換効率特性が図8(B)に示すものとされており、スイッチング型電源回路102は電力変換効率特性が図8(A)に示すものとされている。従って、直列型電源回路100が本発明の軽負荷用電源回路として作用し、スイッチング型電源回路102が本発明の重負荷用電源回路として作用する。

【 0 0 6 0 】

直列型電源回路100は、図示しない電源に接続されて直流電圧+3.3Vが印加されると共に、グランドに接続されている。直列型電源回路100には、イネーブル端子(-EN)が備えられており、該イネーブル端子がアクティブ(ここでは、ロー・レベル)のときに規定の電圧値(ここでは、+2.5V)の直流電圧を出力する状態とされ、イン・アクティブ(ここでは、ハイ・レベル)のと

きに電圧を出力しない状態、すなわち直列型電源回路自身が殆ど電力を消費しないスタンバイ状態とされるように構成されている。

## 【0061】

本第1実施形態に係るDC/DCコンバータ66では、直列型電源回路100のイネーブル端子に、コンピュータシステム10がサスペンド状態のとき、すなわち軽負荷時にアクティブ（ここでは、ハイ・レベル）となり、サスペンド状態ではないとき、すなわち重負荷時にイン・アクティブ（ここでは、ロー・レベル）となる信号であるスタンバイ信号Sが入力端子109及びインバータ120を介して入力されるように構成されている。従って、直列型電源回路100は、サスペンド状態のときに上記規定の電圧値の直流電圧を出力する状態とされ、サスペンド状態でないときには電圧を出力しないスタンバイ状態とされるように構成されている。なお、本実施形態では、サスペンド状態時にはDC/DCコンバータ66の出力電流が20mA以下となり、サスペンド状態でないときには出力電流が20mAを越える状態となる。スタンバイ信号Sが本発明の制御信号に相当する。

## 【0062】

一方、スイッチング型電源回路102には、トランジスタ104が備えられており、トランジスタ104のエミッタは上記図示しない電源に接続されて直流電圧+3.3Vが印加されると共に、他方の端子がグラウンドに接続されたコンデンサ106の一方の端子に接続されている。ここで、上記コンデンサ106は、スイッチング型電源回路102の入力コンデンサであり、ノイズやEMI（Electromagnetic Interference；電磁波障害）の低減及び電力変換効率の向上を目的として設けている。

## 【0063】

また、トランジスタ104のベースは、電源電圧VCCが印加されるように構成されていると共にグラウンドに接続されたPWMコントローラ108のPWM（Pulse Width Modulation；パルス幅変調）信号を出力する出力端子に接続されている。

## 【0064】

一方、トランジスタ 1 0 4 のコレクタは、フライホイールダイオード 1 1 2 とコンデンサ 1 1 4 とが  $\pi$  型に接続されたインダクタ 1 1 0 の一方の端子（フライホイールダイオード 1 1 2 が接続されている側の端子）に接続されている。

## 【 0 0 6 5 】

PWM コントローラ 1 0 8 にはイネーブル端子（- E N）が備えられており、該イネーブル端子がイン・アクティブ（ここでは、ハイ・レベル）のときに PWM 信号を出力しない状態とされ、アクティブ（ここでは、ロー・レベル）のときに所定の PWM 信号を出力する。

## 【 0 0 6 6 】

本第 1 実施形態に係る DC / DC コンバータ 6 6 では、PWM コントローラ 1 0 8 のイネーブル端子にスタンバイ信号 S が直接入力されるように構成されている。従って、スイッチング型電源回路 1 0 2 は、サスペンド状態でないときに規定の電圧値（ここでは、+ 2 . 5 V）の直流電圧を出力する状態とされ、サスペンド状態のときには電圧を出力しないスタンバイ状態とされるように構成されている。

## 【 0 0 6 7 】

更に、直列型電源回路 1 0 0 及びスイッチング型電源回路 1 0 2 の各々の出力端は互いに接続されて、本 DC / DC コンバータ 6 6 の直流電圧 + 2 . 5 V を出力する出力端を構成している。なお、入力端子 1 0 9 が本発明の入力手段に、入力端子 1 0 9 から各電源回路のイネーブル端子に至る配線及びインバータ 1 2 0 が含まれた切換回路 1 1 6 が本発明の切換手段及び作動手段に、各々相当する。

## 【 0 0 6 8 】

なお、コンピュータシステム 1 0 を構成するためには、図 1 に示した以外にも多くの電気回路が必要である。但し、これらは当業者には周知であり、また、本発明の要旨を構成するものではないので、本明細書中では説明を省略する。また、図面の錯綜を回避するため、図中の各ハードウェアブロック間の接続も一部しか図示していないことを付記しておく。

## 【 0 0 6 9 】

次に、本実施の形態の作用として、DC / DC コンバータ 6 6 の動作について

説明する。まず、サスペンド状態である場合の動作について説明する。

【 0 0 7 0 】

この場合、スタンバイ信号 S はハイ・レベルとなっているので、直列型電源回路 1 0 0 のイネーブル端子はロー・レベルとされ、従って直列型電源回路 1 0 0 からは上記規定の電圧値の電圧が出力される。

【 0 0 7 1 】

一方、このとき、スイッチング型電源回路 1 0 2 における PWM コントローラ 1 0 8 のイネーブル端子はハイ・レベルとされるので、PWM コントローラ 1 0 8 からは PWM 信号が出力されず、従って、トランジスタ 1 0 4 はオフ状態で維持されるので、スイッチング型電源回路 1 0 2 からは電圧が出力されない。

【 0 0 7 2 】

次に、サスペンド状態ではない場合の動作について説明する。この場合、スタンバイ信号 S はロー・レベルとなっているので、直列型電源回路 1 0 0 のイネーブル端子はハイ・レベルとされ、従って直列型電源回路 1 0 0 からは電圧が出力されない。

【 0 0 7 3 】

一方、このとき、スイッチング型電源回路 1 0 2 における PWM コントローラ 1 0 8 のイネーブル端子はロー・レベルとされるので、PWM コントローラ 1 0 8 からは所定デューティの PWM 信号が出力され、従って、トランジスタ 1 0 4 は PWM 信号に応じてオン／オフが繰り返される状態とされるので、スイッチング型電源回路 1 0 2 からは上記規定の電圧値の電圧が出力される。

【 0 0 7 4 】

上述したように、スタンバイ信号 S がハイ・レベルであるときは軽負荷のときであり、スタンバイ信号 S がロー・レベルであるときは重負荷のときであるので、上述したサスペンド状態であるときとサスペンド状態ではないときの DC / DC コンバータ 6 6 の動作によって、軽負荷時には直列型電源回路 1 0 0 が動作状態になると共にスイッチング型電源回路 1 0 2 が非動作状態になり、重負荷時には直列型電源回路 1 0 0 が非動作状態になると共にスイッチング型電源回路 1 0 2 が動作状態になる。

## 【 0 0 7 5 】

図 4 には、本第 1 実施形態に係る DC/DC コンバータ 6 6 の負荷の重さ（出力電流の大きさ）に対する電力変換効率を示すグラフが示されている。同図に示すように、DC/DC コンバータ 6 6 では、出力電流が 2 0 m A 以下の領域では直列型電源回路 1 0 0 が動作状態となっているので 7 0 % 前後の電力変換効率を得ることができ、2 0 m A を越える領域ではスイッチング型電源回路 1 0 2 が動作状態となっているので出力電流が増加するに従って電力変換効率が軽負荷時の電力変換効率から徐々に上昇して 8 0 数 % 程度に達する高効率を実現することができる。

## 【 0 0 7 6 】

このように、本第 1 実施形態に係る電源装置としての DC/DC コンバータ 6 6 では、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる 2 つの電源回路（スイッチング型電源回路及び直列型電源回路）を備えと共に、該 2 つの電源回路のうち、スタンバイ信号の状態に応じて電力変換効率の高い方の電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができる。

## 【 0 0 7 7 】

実際のコンピュータ・システム（ノートブック型 PC）におけるサスペンド状態での本実施形態の効果は次のようになる。なお、ここでは、ノートブック型 PC のサスペンド状態における消費電力を 1 0 0 m W とし、バッテリー 6 4 が満充電状態であるときにサスペンド状態にした場合、バッテリー 6 4 の容量に基づいて 2 週間、この状態を維持することができるものとする。更に、DC/DC コンバータ 6 6 の + 2 . 5 V 出力は、ビデオサブシステム 2 6 用の出力であるものとして、消費電流が 5 m A であるものとする。また、出力電流が 5 m A であるときのスイッチング型電源回路 1 0 2 の電力変換効率が 4 0 % で、直列型電源回路 1 0 0 の電力変換効率が 7 0 % であるものとする。

（1）スイッチング型電源回路で + 2 . 5 V を出力する場合（従来技術の場合）

・サスペンド状態時のシステム全体の消費電力：1 0 0 m W（前提条件）

・このときの、+ 2 . 5 V 出力のスイッチング型電源回路による全電力（電力変

換効率 4 0 %) :  $2.5 \text{ V} \times 5 \text{ mA} / 0.4 = 31.25 \text{ mW}$

・ バッテリで保持することができる期間 : 1 4 日 (前提条件)

(2) 本実施形態の場合

・ + 2.5 V 出力の直列型電源回路による全電力 (電力変換効率 7 0 %) :  $2.5 \text{ V} \times 5 \text{ mA} / 0.7 = 17.86 \text{ mW}$

・ サスペンド状態時のシステム全体の消費電力 :  $100 \text{ mW} - (31.25 \text{ mW} - 17.86 \text{ mW}) = 86.61 \text{ mW}$

・ バッテリで保持することができる期間 :  $100 \text{ mW} \times 14 \text{ (日)} / 86.61 \text{ mW} = 16.16 \text{ 日}$

従って、この場合には、本実施の形態に係る DC/DC コンバータは、バッテリ動作時のサスペンド状態を従来技術に比較して 2 日以上延ばすことができる。

【 0 0 7 8 】

また、本第 1 実施形態に係る DC/DC コンバータ 6 6 では、2 つの電源回路が同時に作動することがないので、各電源回路の出力精度を DC/DC コンバータ 6 6 全体としての出力精度と略同一とすることができ、この結果として低コストに高精度とすることができる。

【 0 0 7 9 】

更に、本第 1 実施形態に係るコンピュータ・システム 1 0 では、軽負荷状態から重負荷状態に至るまで高効率な DC/DC コンバータを用いているので、消費電力を少なくすることができる。

【 0 0 8 0 】

〔第 2 実施形態〕

上記第 1 実施形態では、直列型電源回路 1 0 0 とスイッチング型電源回路 1 0 2 とをスタンバイ信号 S の状態に応じて切り換える場合の一形態について説明したが、本第 2 実施形態では、電力消費量を検出するための回路を DC/DC コンバータの入力側に備えると共に、検出された電力消費量に基づいて各電源回路を切り換える場合の一形態について説明する。なお、本第 2 実施形態に係る DC/DC コンバータ以外の構成は上記第 1 実施形態 (図 1 及び図 2 参照) と同様であるので、ここでの説明を省略する。

## 【 0 0 8 1 】

まず、図 5 を参照して、本第 2 実施形態に係る電源装置としての DC/DC コンバータ 6 6' の構成を説明する。なお、図 5 の図 3 と同様の部分については図 3 と同一の符号を付して、その説明を省略する。

## 【 0 0 8 2 】

図 5 に示すように、本第 2 実施形態に係る DC/DC コンバータ 6 6' は、上記第 1 実施形態に係る DC/DC コンバータ 6 6 に比較して、スタンバイ信号 S が使用されておらず、電流センス・アンプ 1 2 2、コンパレータ 1 2 4、抵抗 R S、R 1 及び R 2 等を含んで構成された検出回路 1 4 0 が使用されている点のみが相違している。

## 【 0 0 8 3 】

すなわち、DC/DC コンバータ 6 6' では、各電源回路のソースを流れる電流の大きさを検出するための抵抗 R S が、直列型電源回路 1 0 0 及びスイッチング型電源回路 1 0 2 への直流電圧 + 3. 3 V の印加を行うための配線上に設けられている。また、抵抗 R S の両端子は I C として構成されている電流センス・アンプ 1 2 2 の入力端子に接続されており、電流センス・アンプ 1 2 2 の出力端子はコンパレータ 1 2 4 の - 入力端子（反転入力端）に接続されると共に、他方の端子がグランドに接続された抵抗 R 1 の一方の端子に接続されている。

## 【 0 0 8 4 】

一方、コンパレータ 1 2 4 の + 入力端子（非反転入力端）には直流の基準電圧 Vref が印加されており、コンパレータ 1 2 4 の出力端子は、他方の端子に直流の + 5 V が印加された抵抗 R 2 の一方の端子に接続されると共に、2 つに分岐して、一方がインバータ 1 2 0 を介して直列型電源回路 1 0 0 のイネーブル端子に、他方が直接スイッチング型電源回路 1 0 2 における PWM コントローラ 1 0 8 のイネーブル端子に接続されている。

## 【 0 0 8 5 】

すなわち、本第 2 実施形態に係る DC/DC コンバータ 6 6' では、各電源回路のソースを流れる電流の大きさが負荷電流の大きさにほぼ比例することに着目して、各電源回路のソースを流れる電流の大きさに応じて直列型電源回路 1 0 0



及びスイッチング型電源回路 1 0 2 の何れか一方を選択的に動作させることによって、負荷の重さに応じた動作を行うものである。検出回路 1 4 0 が本発明の検出手段に、検出回路 1 4 0 の出力端子（コンパレータ 1 2 4 の出力端子）から各電源回路のイネーブル端子に至る配線及びインバータ 1 2 0 が含まれた切換回路 1 1 6 が本発明の切換手段及び作動手段に、各々相当する。

## 【 0 0 8 6 】

次に、本第 2 実施形態の作用として、DC/DC コンバータ 6 6' の動作について説明する。

## 【 0 0 8 7 】

まず、電流センス・アンプ 1 2 2 によって各電源回路のソースを流れる電流が抵抗 R S を流れる電流として検出されると共に、検出された電流が抵抗 R 1 の両端子間の電圧に変換される。この電圧が、コンパレータ 1 2 4 によって基準電圧 Vref（例えば、1.5 V）と比較され、基準電圧 Vref より大きな場合はコンパレータ 1 2 4 の出力端子がロー・レベルとされ、基準電圧 Vref より小さな場合にはコンパレータ 1 2 4 の出力端子がハイ・レベルとされる。

## 【 0 0 8 8 】

従って、抵抗 R S を流れる電流（負荷電流の大きさに比例した大きさの電流）が所定値より大きなときはコンパレータ 1 2 4 の出力端子はロー・レベルとなってスイッチング型電源回路 1 0 2 を動作状態にすると共に直列型電源回路 1 0 0 を非動作状態にする。一方、抵抗 R S を流れる電流が所定値より小さなときにはコンパレータ 1 2 4 の出力端子はハイ・レベルとなって直列型電源回路 1 0 0 を動作状態にすると共にスイッチング型電源回路 1 0 2 を非動作状態にする。

## 【 0 0 8 9 】

すなわち、上述した動作によって、軽負荷時には直列型電源回路 1 0 0 が動作状態になると共にスイッチング型電源回路 1 0 2 が非動作状態になり、重負荷時には直列型電源回路 1 0 0 が非動作状態になると共にスイッチング型電源回路 1 0 2 が動作状態になる。

## 【 0 0 9 0 】

従って、基準電圧 Vref の値は、抵抗 R S を流れる電流の値が直列型電源回路

100を動作状態から非動作状態に移行させると共に、スイッチング型電源回路102を非動作状態から動作状態に移行させたい所望の負荷電流の値（本実施形態では20mA）に対応する値となったときにコンパレータ124の－入力端子に印加される電圧の値となるように予め設定しておく。

## 【0091】

このように、本第2実施形態に係る電源装置としてのDC/DCコンバータ66'では、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる2つの電源回路（スイッチング型電源回路及び直列型電源回路）を備えると共に、該2つの電源回路のうち、電力消費量に応じて電力変換効率の高い方の電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができる。

## 【0092】

また、本第2実施形態に係るDC/DCコンバータ66'では、2つの電源回路が同時に作動することがないので、各電源回路の出力精度を電源装置全体としての出力精度と略同一とすることができ、この結果として低コストに高精度とすることができる。

## 【0093】

また、本第2実施形態に係るDC/DCコンバータ66'では、2つの電源回路に入力される電力量に基づいて電力消費量を検出しているので、DC/DCコンバータ66'の出力精度を向上することができる。

## 【0094】

更に、本第2実施形態に係るコンピュータ・システム10では、軽負荷状態から重負荷状態に至るまで高効率なDC/DCコンバータを用いているので、消費電力を少なくすることができる。

## 【0095】

なお、上記各実施形態では、各電源回路の動作状態が切り換わる際の出力電力の瞬断については言及しなかったが、実際には、この切り換わりの際に瞬断が発生してしまう場合がある。この瞬断の発生を防止するためには、一例として図6に示すような回路構成をとればよい。

## 【 0 0 9 6 】

第 1 実施形態に係る DC/DC コンバータ 6 6 ではスタンバイ信号 S が 2 つに分岐されて、一方がインバータ 1 2 0 を介して直列型電源回路 1 0 0 のイネーブル端子に入力されると共に、他方が PWM コントローラ 1 0 8 のイネーブル端子に直接入力されている。また、第 2 実施形態に係る DC/DC コンバータ 6 6' ではコンパレータ 1 2 4 の出力信号が 2 つに分岐されて、一方がインバータ 1 2 0 を介して直列型電源回路 1 0 0 のイネーブル端子に入力されると共に、他方が PWM コントローラ 1 0 8 のイネーブル端子に直接入力されている。このような構成において、図 6 に示す構成では、インバータ 1 2 0 の出力端子と直列型電源回路 1 0 0 のイネーブル端子との間に、抵抗 R 3 及びダイオード D 1 の直列回路にコンデンサ C 1 及び抵抗 R 4 が並列接続されて構成された保持回路 1 3 0 が設けられると共に、同様の構成とされた保持回路 1 3 0 がスタンバイ信号 S 又はコンパレータ 1 2 4 の出力信号の分岐点と PWM コントローラ 1 0 8 のイネーブル端子との間に設けられている。保持回路 1 3 0 が本発明の保持手段に相当する。

## 【 0 0 9 7 】

このような構成にすることによって、各電源回路の動作切り換え時における各電源回路のイネーブル端子への印加電圧は、一例として図 7 に示すように、各電源回路の動作/非動作が切り換わるタイミングで共にオン状態（動作状態）となる期間を存在させることができ、出力電圧を瞬断させることがない。なお、各電源回路が共にオン状態となっている期間では、出力電圧が高い方の電源回路から負荷に対して電力が供給される。

## 【 0 0 9 8 】

また、上記各実施形態では、DC/DC コンバータをディスクリート部品によって構成した場合について説明したが、本発明はこれに限定されるものではなく、例えば、直列型電源回路とスイッチング型電源回路との各電源回路を 1 つの IC として構成する形態とすることもできる。この場合は、DC/DC コンバータの占有面積を小さくすることができると共に、DC/DC コンバータの動作を安定化することができる。

## 【 0 0 9 9 】

また、上記各実施形態では、スイッチング型電源回路 1 0 2 におけるスイッチング素子としてバイポーラ・トランジスタを適用した場合について説明したが、本発明はこれに限定されるものではなく、例えば、M O S 電界効果トランジスタを適用する形態とすることもできる。

#### 【 0 1 0 0 】

更に、上記各実施形態では、本発明の複数の電源回路として、直列型電源回路 1 0 0 及びスイッチング型電源回路 1 0 2 の 2 つの電源回路のみを適用した場合について説明したが、本発明はこれに限定されるものではなく、直列型電源回路 1 0 0 及びスイッチング型電源回路 1 0 2 以外の電源回路を更に備えて、負荷の重さに応じた電源回路を選択的に使用する形態とすることもできる。

#### 【 0 1 0 1 】

##### 【発明の効果】

以上説明したように本発明に係る第 1 の電源装置によれば、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路を備えると共に、該複数の電源回路のうちの、制御信号の状態に応じた電力変換効率の高い 1 つの電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができると共に、複数の電源回路が同時に作動することがないので、各電源回路の出力精度を電源装置全体としての出力精度と略同一とすることができ、この結果として低コストに高精度とすることができ、という優れた効果を有する。

#### 【 0 1 0 2 】

また、本発明に係る第 2 の電源装置によれば、入力電圧を予め定めた所定電圧へ変換するときの電力変換効率特性が異なる複数の電源回路を備えると共に、該複数の電源回路のうちの、電力消費量に応じた電力変換効率の高い 1 つの電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができると共に、複数の電源回路が同時に作動することがないので、各電源回路の出力精度を電源装置全体としての出力精度と略同一とすることができ、この結果として低コストに高精度とすることができ、という優れた効果を有する。

## 【0103】

更に、本発明に係るコンピュータによれば、電力変換効率特性が異なる複数の電源回路を備えると共に、該複数の電源回路のうちの、電力の消費状態、又は電力消費量に応じた電力変換効率の高い1つの電源回路から電源出力が得られるようにしているので、軽負荷状態から重負荷状態に至るまで高効率とすることができ、従って消費電力を少なくすることができる、という優れた効果を有する。

## 【図面の簡単な説明】

【図1】 実施の形態に係るコンピュータシステムの概略構成を示すブロック図である。

【図2】 ノートブック型PCの外観を示す斜視図である。

【図3】 第1実施形態に係るDC/DCコンバータの概略構成を示すブロック図（一部回路図）である。

【図4】 第1実施形態に係るDC/DCコンバータの効果の説明に供する図であり、DC/DCコンバータの出力電流と電力変換効率との関係を示すグラフである。

【図5】 第2実施形態に係るDC/DCコンバータの概略構成を示すブロック図（一部回路図）である。

【図6】 第1、第2実施形態に係るDC/DCコンバータの変形例の概略構成を示すブロック図（一部回路図）である。

【図7】 図6に示した構成のDC/DCコンバータの効果の説明に供する波形図である。

【図8】 従来技術の問題点の説明に供する図であり、(A)はスイッチング型電源回路の電力変換効率特性の一例を示すグラフ、(B)は直列型電源回路の電力変換効率特性の一例を示すグラフである。

## 【符号の説明】

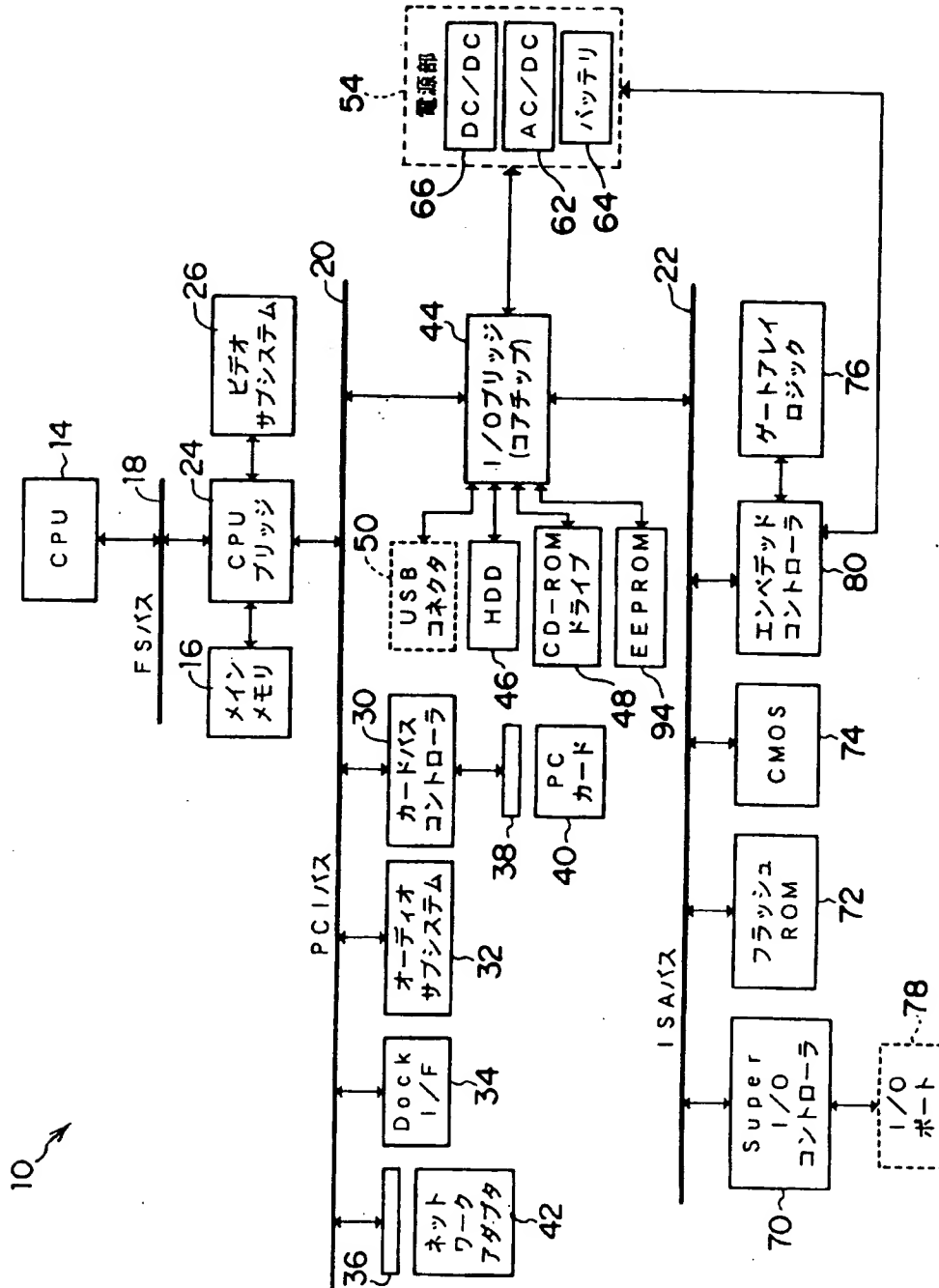
- 10 コンピュータシステム
- 62 AC/DCコンバータ
- 64 バッテリ
- 66、66' DC/DCコンバータ（電源装置）

- 7 6     ゲートアレイロジック
- 8 0     エンベデッドコントローラ
- 1 0 0   直列型電源回路（電源回路、軽負荷用電源回路）
- 1 0 2   スイッチング型電源回路（電源回路、重負荷用電源回路）
- 1 0 4   トランジスタ
- 1 0 8   PWMコントローラ
- 1 0 9   入力端子（入力手段）
- 1 1 6   切換回路（切換手段、作動手段）
- 1 3 0   保持回路（保持手段）
- 1 4 0   検出回路（検出手段）
- S     スタンバイ信号（制御信号）

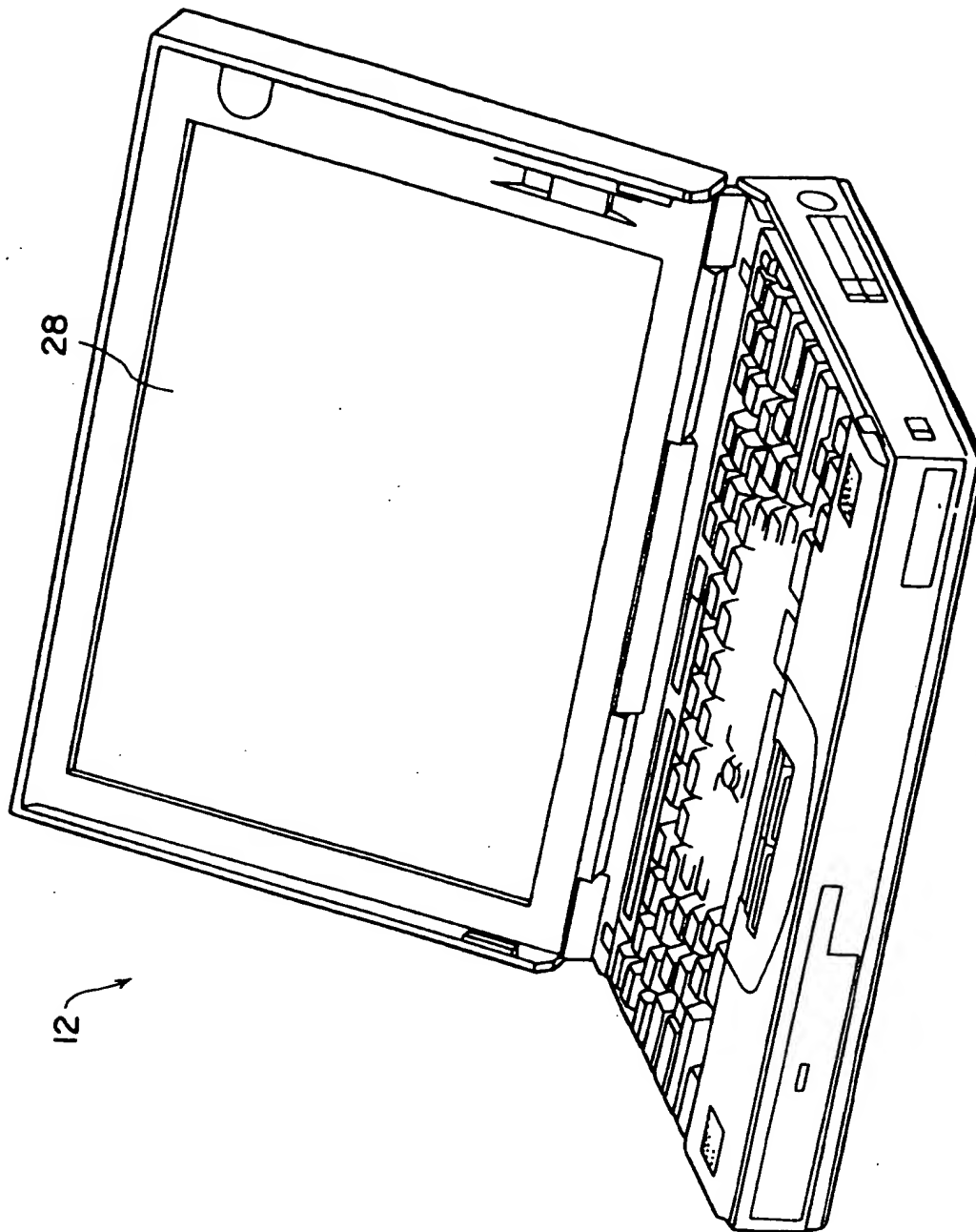
【書類名】

図面

【図1】

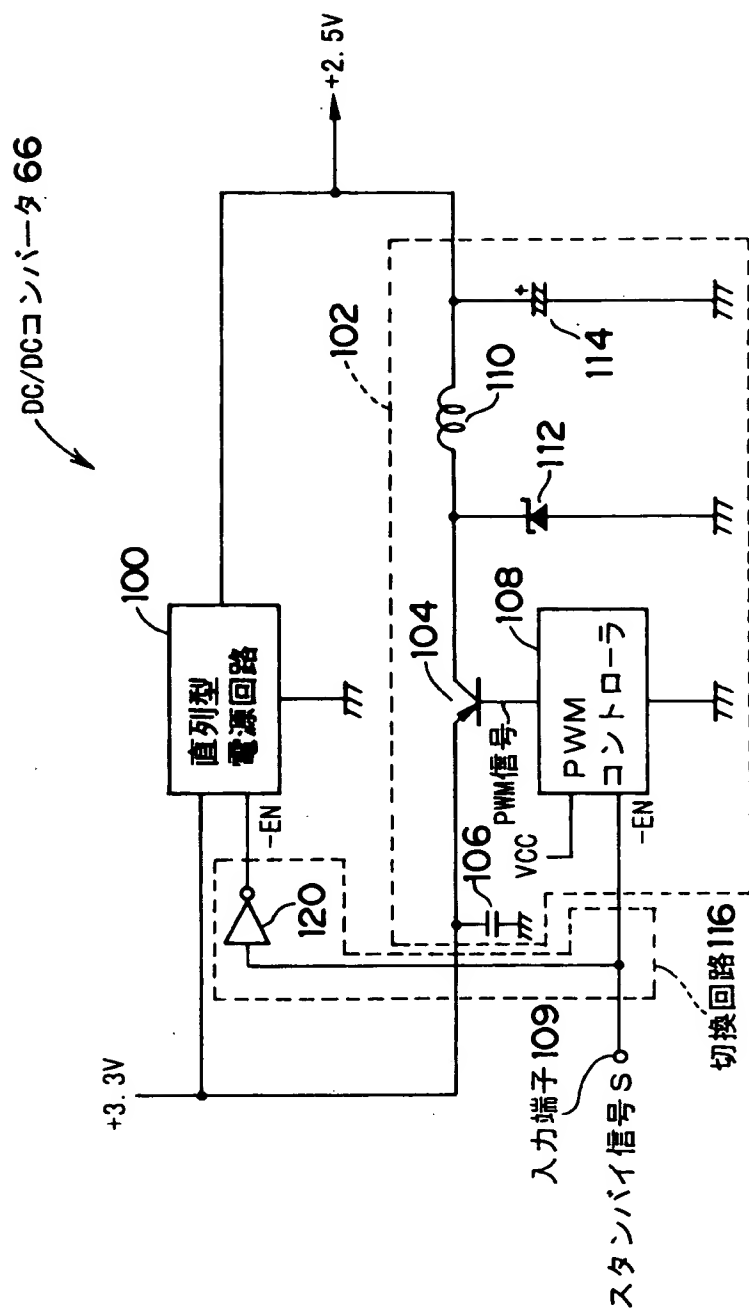


【図 2】

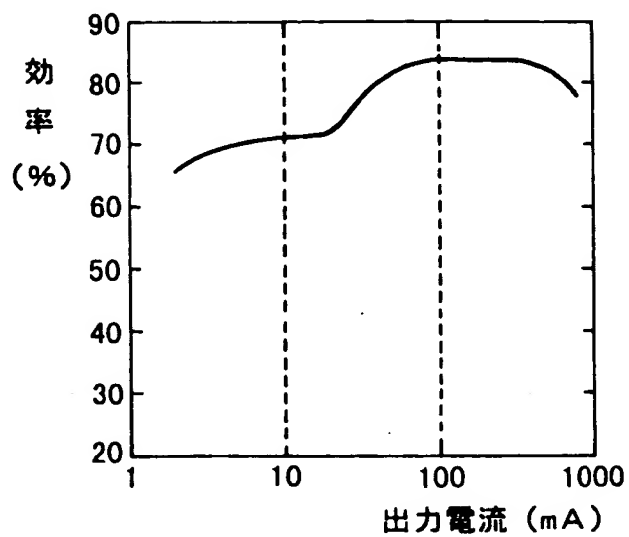




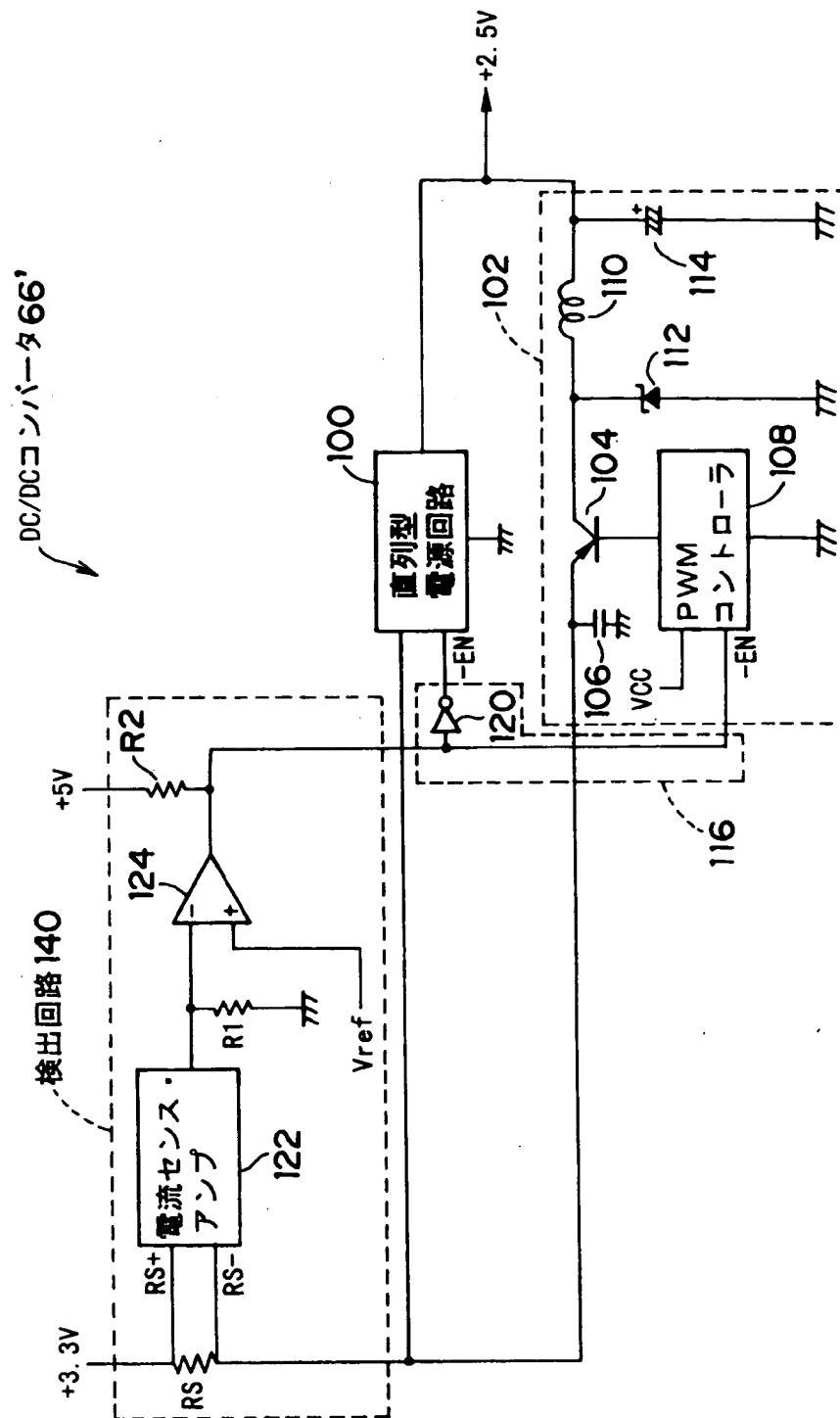
【図 3】



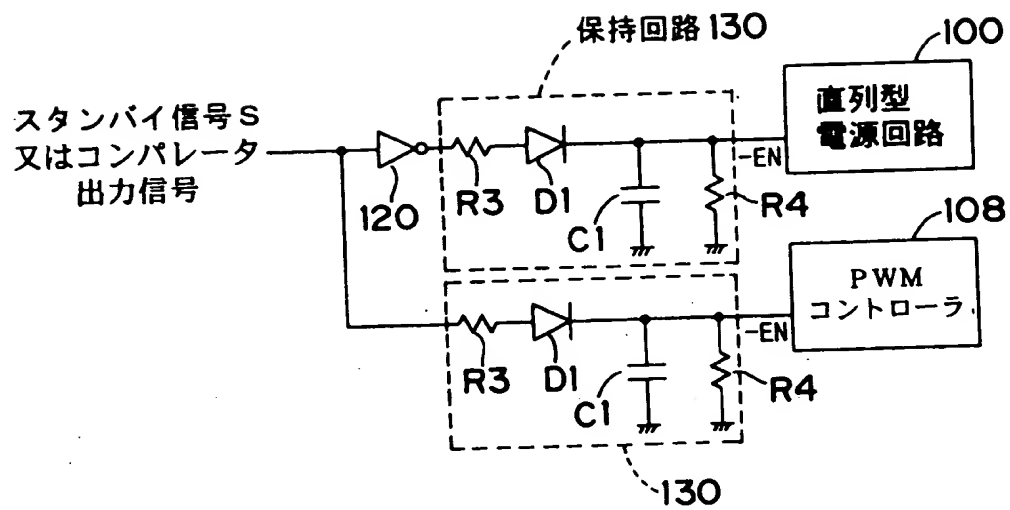
【図 4】



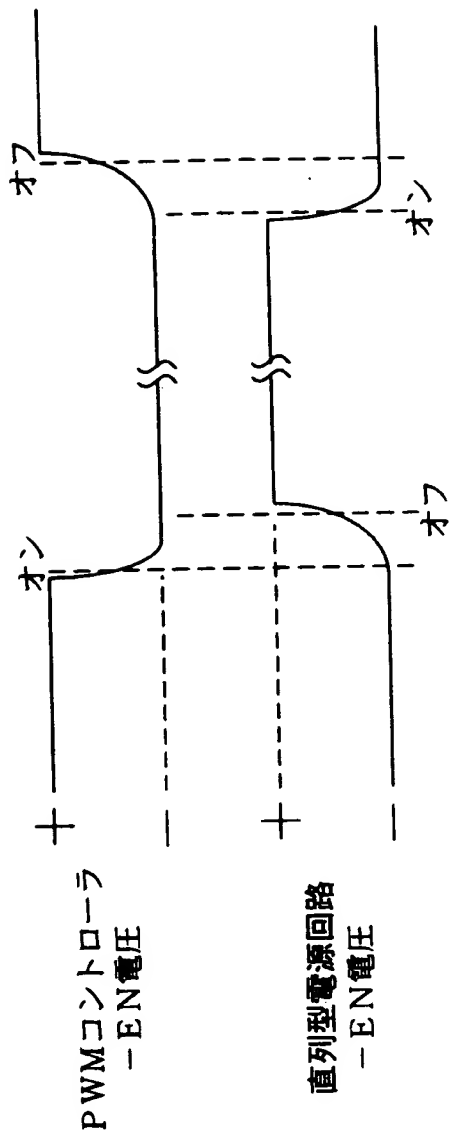
【図 5】



【図 6】

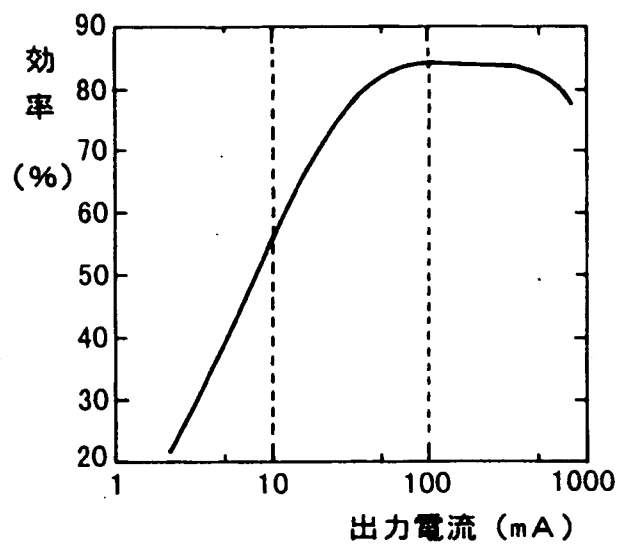


【図 7】

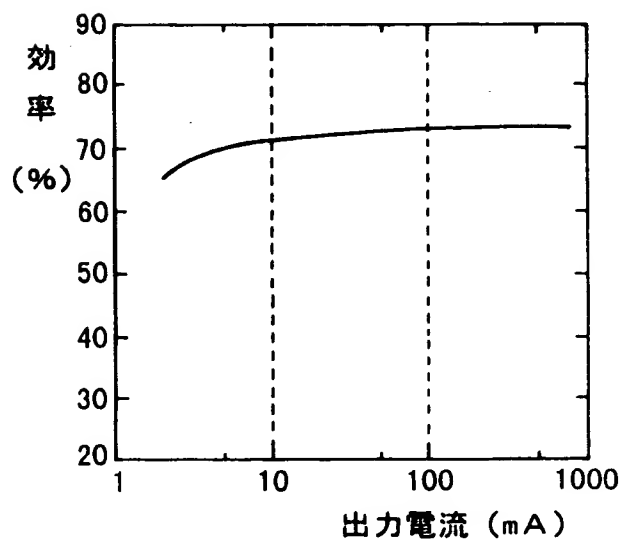


【図 8】

(A)



(B)



【書類名】                      要約書

【要約】

【課題】    軽負荷時から重負荷時に至るまで高効率で、かつ高精度な電源装置を低コストに得ると共に、消費電力の少ないコンピュータを得る。

【解決手段】    直列型電源回路 1 0 0 と、軽負荷時に直列型電源回路 1 0 0 より効率が悪く、重負荷時に直列型電源回路 1 0 0 より効率がよいスイッチング型電源回路 1 0 2 とを備え、軽負荷時にハイ・レベルとなり、重負荷時にロー・レベルとなるスタンバイ信号 S を、直列型電源回路 1 0 0 の負論理のイネーブル端子（-EN）にはインバータ 1 2 0 を介して入力し、スイッチング型電源回路 1 0 2 における PWM コントローラ 1 0 8 の負論理のイネーブル端子（-EN）には直接入力する。

【選択図】                      図 3

## 認定・付加情報

特許出願の番号	特願 2 0 0 0 - 0 0 0 4 2 4
受付番号	5 0 0 0 0 0 0 2 3 4 3
書類名	特許願
担当官	喜多川 哲次 1 8 0 4
作成日	平成 1 2 年 3 月 1 3 日

### <認定情報・付加情報>

#### 【特許出願人】

【識別番号】	390009531
【住所又は居所】	アメリカ合衆国 1 0 5 0 4、ニューヨーク州 アーモンク (番地なし)
【氏名又は名称】	インターナショナル・ビジネス・マシーンズ・コーポレーション

#### 【代理人】

【識別番号】	100086243
【住所又は居所】	神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ビー・エム株式会社 大和事業所内
【氏名又は名称】	坂口 博

#### 【代理人】

【識別番号】	100091568
【住所又は居所】	神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ビー・エム株式会社 大和事業所内
【氏名又は名称】	市位 嘉宏

#### 【復代理人】

【識別番号】	100079049
【住所又は居所】	東京都新宿区新宿 4 丁目 3 番 1 7 号 HK新宿ビル 7 階 太陽国際特許事務所
【氏名又は名称】	中島 淳

#### 【選任した復代理人】

【識別番号】	100084995
【住所又は居所】	東京都新宿区新宿 4 丁目 3 番 1 7 号 HK新宿ビル 7 階 太陽国際特許事務所
【氏名又は名称】	加藤 和詳

#### 【選任した復代理人】

【識別番号】	100085279
--------	-----------

次頁有



認定・付加情報（続き）

【住所又は居所】	東京都新宿区新宿四丁目3番17号 HK新宿ビル7階 太陽国際特許事務所
【氏名又は名称】	西元 勝一
【選任した復代理人】	
【識別番号】	100099025
【住所又は居所】	東京都新宿区新宿4丁目3番17号 HK新宿ビル7階 太陽国際特許事務所
【氏名又は名称】	福田 浩志

次頁無

出 願 人 履 歴 情 報

識別番号 [390009531]

1. 変更年月日 1990年10月24日  
[変更理由] 新規登録  
住 所 アメリカ合衆国10504、ニューヨーク州 アーモンク (番地なし)  
氏 名 インターナショナル・ビジネス・マシーンズ・コーポレイション
2. 変更年月日 2000年 5月16日  
[変更理由] 名称変更  
住 所 アメリカ合衆国10504、ニューヨーク州 アーモンク (番地なし)  
氏 名 インターナショナル・ビジネス・マシーンズ・コーポレーション